

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-197075

(43)Date of publication of application : 16.07.1992

(51)Int.Cl.

H02M 3/155
G05F 1/10

(21)Application number : 02-322552

(71)Applicant : HITACHI LTD
HITACHI VIDEO ENG CO LTD
HITACHI MICOM SYST:KK

(22)Date of filing : 28.11.1990

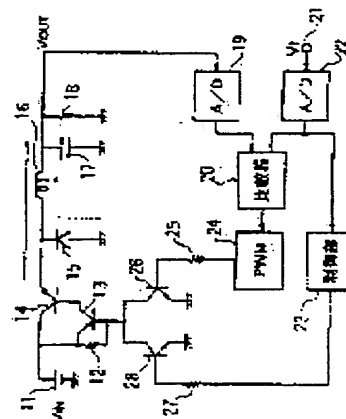
(72)Inventor : SERA KATSUMI
INADA MASANORI
TAKAMIYA MASASHI
SHIMIZU MASA HARU

(54) POWER SUPPLY

(57)Abstract:

PURPOSE: To suppress quantization error of power supply voltage by a constitution wherein a control section controls the target power supply voltage to be applied on a load to the lower limit of allowable voltage range and a driving circuit controls the difference between the target voltage and the lower limit of thus controlled power supply voltage to zero.

CONSTITUTION: A control section 23 is set with times T_a , T_b , T_c , T_d corresponding to voltage ranges $V_{IN}-V_a$, V_a-V_b , V_b-V_c , V_c-0 obtained by equally dividing the voltage of a power supply 1.1 and a control period T . When the target DC voltage V_t of a load 18 is higher than V_a , a transistor (Tr) 28 is turned OFF for the time interval T_a while it is turned ON for the time interval $(T-T_a)$. When a relationship $V_a > V_t > V_b$, $V_b > V_t > V_c$ are satisfied, Tr 27 is turned OFF for the time intervals T_b , T_c while turned ON for the time intervals $(T-T_b)$, $(T-T_c)$. Furthermore, when $V_o > V_t$, the Tr 27 is continuously turned ON. Since a PWM circuit 24 is controlled to be set with a voltage V_t ranging between upper and lower limits, quantization error can be reduced by a factor of four.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

外キY

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-197075

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)7月16日

H 02 M 3/155
G 05 F 1/10
H 02 M 3/155

3 0 2

H 7829-5H
D 8527-5H
P 7829-5H

審査請求 未請求 請求項の数 2 (全6頁)

⑮ 発明の名称 電源装置

⑯ 特 願 平2-322552

⑰ 出 願 平2(1990)11月28日

⑱ 発 明 者 世 良 克 己 東京都小平市上水本町5丁目22番1号 株式会社日立マイ
コンシステム内
⑲ 発 明 者 稲 田 昌 典 東京都小平市上水本町5丁目22番1号 株式会社日立マイ
コンシステム内
⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
㉑ 出 願 人 日立ビデオエンジニア 神奈川県横浜市戸塚区吉田町292番地
リング株式会社
㉒ 出 願 人 株式会社日立マイコン システム 東京都小平市上水本町5丁目22番1号
㉓ 代 理 人 弁理士 武 顕次郎 外1名
最終頁に続く

明 細 書

1. 発明の名称

電源装置

2. 特許請求の範囲

1. 直流電圧源と、

前記直流電圧源の出力直流電圧をオン、オフ
するスイッチと、

前記スイッチの出力電圧を平滑化し、負荷の
電源電圧となる直流電圧を生成する平滑化回路
と、

前記直流電圧源の出力直流電圧の電圧値まで
を複数に区分して複数の電圧範囲が予め設定さ
れており、負荷に印加する前記電源電圧の目標
値が属する電圧範囲を検出し、検出した電圧範
囲の下限電圧に対応する時間所定の周期でスイ
ッチをオンにする制御部と、

前記平滑化回路で生成される前記直流電圧と
前記目標値との差を算出し、前記制御部が前記
スイッチをオフにする期間、前記差に応じた時
間所定の周期で前記スイッチをオンにする駆動

回路を設けたことを特徴とする電源装置。

2. 請求項1において、

前記駆動回路はパルス幅変調回路であること
を特徴とする電源装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、帰還制御型の電源装置に関する。

[従来の技術]

従来のアナログスイッチング制御型の電源装置
としては、例えば総合電子出版社「高速スイツ
チングレギュレータ；清水和男著」に開示されて
いるが、近年では第4図に示すようなデジタル制
御型の電源装置が知られている。

第4図において、直流電圧源1の出力電圧 V_{in}
は、トランジスタ等のスイッチ2によりスイツ
チングされて矩形波となり、この矩形波はロウパ
スフィルタ(LPF)3により平滑化されて直流電
圧となる。この直流電圧が負荷4の電源電圧とな
る。すなわち、直流電圧源1の出力電圧 V_{in} は、
スイッチ2とLPF3により降下され、所望値の

特開平4-197075 (2)

電源電圧として負荷4に印加される。

この場合、LPF3から出力される直流電圧は、また、A/D変換器5によりデジタルデータに変換されて比較器8の一方の入力端子に印加される。他方、制御端子7からは負荷に印加される電源電圧の値を指定する目標直流電圧が供給され、この目標直流電圧は、A/D変換器6によりデジタルデータに変換されて比較器8の他方の入力端子に印加される。比較器8はこれら直流電圧の差を演算して差信号を出力する。

パルス幅変調(PWM)回路9は、比較器8から出力される差信号により、LPF3から出力される直流電圧と制御端子7から入力される目標直流電圧との差に比例した幅のパルスを出し、このパルス幅に応じてスイッチ2をオン、オフする。

したがって、上記回路は負帰還ループを構成しており、LPF3の出力電圧と制御端子7からの入力電圧が一致した状態で安定し、負荷4に所望の値の直流電圧が印加される。

[発明が解決しようとする課題]

検出した電圧範囲の下限電圧に対応する時間所定の周期でスイッチをオンにする制御部と、平滑化回路で生成されて負荷に印加される前記電源電圧と前記目標値との差を算出し、前記制御部が前記スイッチをオフにする期間、前記差に応じた時間所定の周期で前記スイッチをオンにする駆動回路を設ける。

[作用]

本発明によると、上記構成により、負荷に印加される電源電圧は、一方では、制御部により、負荷に印加する電源電圧の目標値が属する電圧範囲の下限電圧値になるように制御され、他方、駆動回路により、この目標電圧と下限電圧値に制御されたこの電源電圧との差がなくなるように制御される。

したがって、駆動回路は直流電圧源の出力直流電圧の電圧値より狭い電圧範囲で上記電源電圧を制御することができるので、駆動回路でのビット数を増加することなく負荷に印加する電源電圧の量子化誤差を減少させることができる。

しかしながら、上記従来の電源装置においては、比較器8の出力はデジタルデータであつて、PWM回路9から出力されるスイッチングパルスのパルス幅はこのデジタルデータに応じたものであるから、このデジタルデータのビット数をNとすると、LPF3の出力電圧の最小変化率は $V_{ref}/2N$ となる。したがって、この量子化誤差を減少させるためには、PWM回路9が扱うデジタルデータのビット数を増加する方法しかない。回路規模が増大するという問題点がある。

本発明の目的は、上記従来技術の問題点に鑑み、回路規模が増大することなく負荷に印加する電源電圧の量子化誤差を減少することができるようにした電源装置を提供することにある。

[課題を解決するための手段]

本発明は、上記目的を達成するために、直流電圧源の出力直流電圧の電圧値までを複数に区分して複数の電圧範囲が予め設定され、負荷に印加する電源電圧の目標値が属する電圧範囲を検出し、

[実施例]

以下、図面を参照して本発明の実施例を説明する。

第1図は本発明による電源装置の一実施例を示す回路図、第2図(a)は第1図の電源装置の分圧を示す説明図、第2図(b)は第1図のスイッチの印加電圧を示す波形図、第3図は第1図の制御部の動作を説明するためのフローチャートである。

第1図において、直流電圧源11の+端子(電圧 V_{ref})は、抵抗12の一端と、pnpトランジスタ13のエミッタとnpnトランジスタ14のコレクタに接続されている。抵抗12の他端はトランジスタ13のベースに接続され、トランジスタ13のコレクタはトランジスタ14のベースに接続されている。したがって、これら抵抗12とトランジスタ13、14はトランジスタ13のベース電圧に応じて直流電圧源11の出力電圧 V_{ref} をオン、オフするスイッチ(12~14)を構成している。

特開平4-197075 (3)

このスイッチ(12~14)のトランジスタ14のエミッタは、ダイオード15のカソードとコイル16の一端に接続され、ダイオード15の他端は接地されている。コイル16の他端はコンデンサ17と負荷18のそれぞれの一端に接続され、コンデンサ17と負荷18の他端は共に接地されている。したがって、コイル16とコンデンサ17は、トランジスタ14のエミッタ電圧を平滑化して電圧 V_{out} を出力する平滑回路(16, 17)を構成している。

コイル16の他端(出力電圧 V_{out})はまたA/D変換器19の入力端子に接続され、A/D変換器19の出力端子は比較器20の一方の入力端子に接続されている。制御端子21からは負荷18に印加される電源電圧 V_{in} の値を指定する目標直流電圧 V_r が入力され、この目標直流電圧 V_r は、A/D変換器22でデジタルデータに変換されて比較器20の他方の入力端子と制御部23に印加される。

パルス幅変調(PWM)回路24は、比較器20

の出力信号により、平滑回路(16, 17)から出力される直流電圧 V_{out} と制御端子21に入力した直流電圧 V_r の差に比例した幅のパルスを出し、ベース抵抗25を介してnpnトランジスタ26のベースに印加する。また、制御部23には、後述するように、電圧0から直流電圧源11の直流電圧 V_{in} までの範囲を等分した複数の電圧範囲が予め設定されており、この制御部23は目標電圧 V_r がどの電圧範囲に属するかを検出し、検出した電圧範囲の下限電圧に対応する幅のパルスを出し、ベース抵抗27を介してnpnトランジスタ28のベースに印加する。

トランジスタ26, 28のコレクタは共にスイッチ(12~14)を構成するトランジスタ13のベースに接続され、エミッタは共に接地されている。したがって、トランジスタ26, 28のいずれか一方がオンになると、スイッチ(12~14)がオフになり、トランジスタ26, 28の双方がオフになると、スイッチ(12~14)がオンになる。

このようにして、帰還ループが構成され、スイッチ(12~14)がオンのときには、図示実線で示すように、直流電圧源11の出力電圧 V_{in} によつてスイッチ(12~14)、平滑回路(16, 17)を介して電流が流れ、また、スイッチ(12~14)がオフのときには、コイル16に蓄積されたエネルギーにより、図示破線で示すように、ダイオード15、コイル16を介して電流が流れ、これにより、電圧 V_{out} が生じて負荷18に印加される。

ここで、例えば第2図(a)に示すように、電圧0から直流電圧源11の出力電圧 V_{in} の値までの範囲を V_1, V_2, V_3 (但し、 $V_{in} > V_1 > V_2 > V_3 > 0$)で4等分し、負荷18の電源電圧すなわち平滑回路(16, 17)の出力電圧 V_{out} を電圧範囲 $V_1 \sim V_2$ の範囲で制御する場合について説明する。

一般に、入力電圧 V_{in} をオン、オフスイッチングし、このスイッチの出力を平滑回路で平滑して直流電圧 V_r を得る場合、このスイッチのオン、

オフの周期を T 、オン期間の時間長を T_{on} とすると、

$$V_r = \frac{T_{on}}{T} \times V_{in} \quad \dots \dots (1)$$

である。

第2図(b)はPWM回路24と制御部23とによるスイッチ(12~14)のスイッチパルスの波形を示しており、この波形の“L”(低レベル)でスイッチ(12~14)はオンし、“H”(高レベル)でオフする。したがって、この波形の“L”期間の幅がスイッチングパルスのパルス幅である。

いま、負荷18に印加する電源電圧 V_{in} を、第2図(a)に示すように、電圧範囲 $V_1 \sim V_2$ 内の所定値に設定するものとする。制御部23は、A/D変換器22の出力データにより、目標直流電圧 V_r がこの電圧範囲 $V_1 \sim V_2$ 内にあることを検出し、この電圧範囲 $V_1 \sim V_2$ の下限値 V_1 に対応したパルス幅 T_1 のパルスを生ずる。このパルスの周期は T である。そこで、上記式(1)に

において、 V_0 を V_1 、 T_{on} を T_1 、 V_1 を V_{1N} とすると、

$$T_1 = \frac{V_1}{V_{1N}} \times T \quad \dots\dots (2)$$

により、パルス幅 T_1 が求められ、上記のように、制御部23は周期 T_1 、パルス幅 T_1 のパルスを発生してトランジスタ28のベースに供給する。

かかるパルスによるスイッチ(12~14)のオン、オフ動作は、電圧 V_{1N} を電圧値 V_1 に定めるものである。

一方、比較器20は電圧 V_{1N} と電圧範囲 $V_1 \sim V_1$ 内の目標直流電圧 V_1 との差を検出するが、この電圧 V_{1N} は制御部23によつて、上記のように、電圧範囲 $V_1 \sim V_1$ の下限值 V_1 に定められるように制御されるから、比較器20はこの下限値 V_1 と目標直流電圧 V_1 との差を検出する。この差に応じたパルス幅のPWM信号をPWM回路24が発生し、トランジスタ26のベースに供給する。このPWM信号によるスイッチ(12~14)のオン、オフ動作は、制御部23からのパルスの

場合に比べ、ビット数 N を等しいとすると、 $(V_1 - V_1) / V_{1N}$ 倍に低減されることになる。

以上のことは、電圧範囲 $V_{1N} \sim V_1$ 、 $V_1 \sim V_1$ 、 $V_1 \sim 0$ についても同様である。

次に、第3図を参照して上記実施例の動作、特に制御部23の動作を説明する。

制御部23は例えばマイクロコンピュータにより構成され、予め直流電圧源11の電圧 V_{1N} を4等分した電圧値 V_1 、 V_1 、 V_1 と、制御周期 T 及び電圧範囲 $V_{1N} \sim V_1$ 、 $V_1 \sim V_1$ 、 $V_1 \sim 0$ にそれぞれ対応する時間間隔 T_1 、 T_1 、 T_1 が設定されている。

ステップ31において、負荷18の目標直流電圧 V_1 が制御端子21、A/D変換器22を介して入力されると、続くステップ32において、 $V_1 > V_1$ か否かを判定し、 $V_1 > V_1$ の場合にステップ33に進んでパルス幅を T_1 に設定し、トランジスタ28をこのパルス幅 T_1 の間にオフにし、残りの時間 $(T - T_1)$ の間オンにする。

また、 $V_1 > V_1 > V_1$ の場合(ステップ34)

特開平4-197075 (4)

“H”となる $(T - T_1)$ 期間行なわれる。

ここで、PWM信号の周期を T_1 、“L”の時間長を T_{PWM} とし、上記式(1)において、 V_1 を $(V_1 - V_{1N})$ 、 T_{on} を T_{PWM} 、 T を T_1 、 V_1 を V_{1N} とすると、

$$T_{PWM} = \frac{V_1 - V_{1N}}{V_{1N}} \times T_1 \quad \dots\dots (3)$$

により、パルス幅 T_{PWM} が求められるが、上記のように、電圧 V_{1N} は制御部23によつて電圧値 V_1 に制御されるから、式(3)における電圧 V_{1N} は、比較器20によるPWM回路24の制御により、電圧値 V_1 から目標電圧 V_1 に等しくなっている。

すなわち、スイッチ(12~14)、比較器20、PWM回路24からなる負帰還ループは、電圧 V_{1N} を電圧範囲 $V_1 \sim V_1$ 内で制御する。

したがって、比較器20からのデジタルデータのビット数を N とすると、PWM回路24による電源電圧 V_{1N} の量子化誤差は $(V_1 - V_1) / 2N$ となり、従来の電圧範囲 $V_{1N} \sim 0$ で制御する

には、ステップ35に進んでパルス幅を T_1 に設定し、トランジスタ27をこのパルス幅 T_1 の間オフにし、残りの時間 $(T - T_1)$ の間オンにする。

同様に、 $V_1 > V_1 > V_1$ の場合(ステップ36)には、ステップ37に進んでパルス幅を T_1 に設定し、トランジスタ27をこのパルス幅 T_1 の間オフにし、残りの時間 $(T - T_1)$ の間オンにし、また、 $V_1 > V_1$ の場合(ステップ36)には、ステップ38に進んでパルス幅を T_1 に設定し、トランジスタ27を常にオンにする。

したがって、上記実施例によれば、4等分の電圧範囲 $V_{1N} \sim V_1$ 、 $V_1 \sim V_1$ 、 $V_1 \sim 0$ を設定した場合、PWM回路24は、負荷18の設定電圧 V_1 が属する電圧範囲 $V_{1N} \sim V_1$ 、 $V_1 \sim V_1$ 、 $V_1 \sim 0$ の上限値と下限値の間で制御するので、従来例と同一のビット数のPWM回路24を用いた場合に比べ、量子化誤差を1/4に減少させることができる。

また、直流電圧源11の出力電圧 V_{1N} の電圧値

特開平4-197075 (5)

までの区分数は制御部23にプログラム可能であるので、直流電圧源11の電圧 V_{in} までの範囲を更に細かく区分することにより量子化誤差を更に減少させることができる。

尚、上記実施例では、PWM回路24によりスイッチ(12~14)をパルス駆動するようにしたが、他のパルス変調信号で駆動してもよいことは勿論である。

[発明の効果]

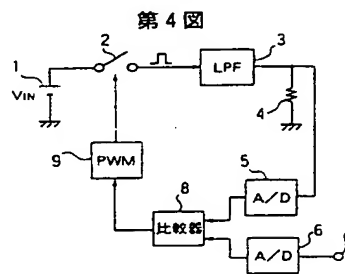
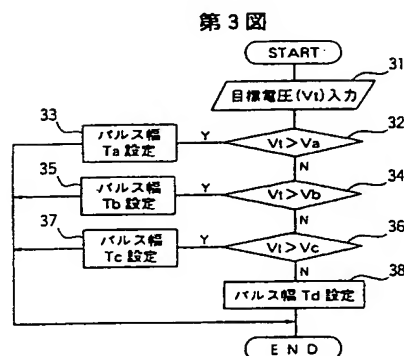
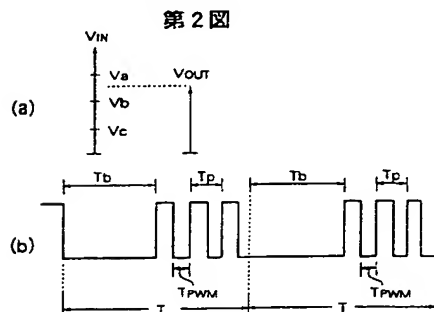
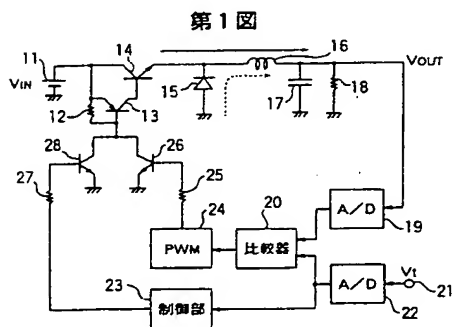
以上説明したように、本発明によると、予め直流電圧源の直流電圧までの電圧範囲を等分して複数の電圧範囲を設定するので、負荷に設定すべき目標電圧が属する電圧範囲の下限電圧は制御部により制御され、他方、該目標電圧と該下限電圧との間の電圧差がパルス駆動回路により制御されることになり、したがって、パルス駆動回路は直流電圧源の直流電圧より狭い電圧範囲で制御することができるので、パルス駆動回路でのビット数を増加することなく負荷に対する電源電圧の量子化誤差を減少することができる。

4. 図面の簡単な説明

第1図は本発明による電源装置の一実施例を示す回路図、第2図(a)は第1図における制御部とPWM回路の動作を示す説明図、第2図(b)は第1図におけるスイッチの駆動電圧を示す波形図、第3図は第1図の制御部の動作を説明するためのフローチャート、第4図は従来の電源装置を示す回路図である。

11……直流電圧源、13、14、26、28……トランジスタ、15……ダイオード、16……コイル、17……コンデンサ、18……負荷、19、22……A/D変換器、20……比較器、21……制御端子、23……制御部、24……パルス幅変調(PWM)回路。

代理人 弁理士 武 頭次郎(外1名)



特開平4-197075 (6)

第1頁の続き

⑦発明者	高 官	正 志	東京都港区西新橋2丁目15番12号 株式会社日立製作所家 電事業本部ハイビジョン戦略開発本部内
⑦発明者	清 水	政 春	神奈川県横浜市戸塚区吉田町292番地 日立ビデオエンジ ニアリング株式会社内